



Негосударственное образовательное учреждение
высшего образования
Московский технологический институт



«УТВЕРЖДАЮ»
Директор колледжа
Куклина Л. В.
«24» июня 2016 г.

**АННОТАЦИЯ
РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ
АРХИТЕКТУРА АППАРАТНЫХ СРЕДСТВ**

Специальность

09.02.02 КОМПЬЮТЕРНЫЕ СЕТИ

Уровень подготовки

Базовый

Квалификация выпускника

Техник по компьютерным сетям

Москва – 2016

1. Цели и задачи освоения дисциплины

Цель освоения учебной дисциплины:

- является возможность дать студентам представление об архитектуре и принципах построения современных компьютеров и вычислительных систем. Приводятся общие сведения об устройстве процессоров, памяти и средств хранения информации. Рассматриваются методы обработки и передачи данных на уровне процессора, регистров и шин данных. Не менее важной целью является необходимость рассказать об истории отечественной вычислительной техники, особенно в сфере создания супер - ЭВМ.

2. Место дисциплины в структуре ПСССЗ СПО

Учебная дисциплина «Архитектура аппаратных средств» является общепрофессиональной, тесно связана с изучением дисциплин: «Технические средства информатизации», «Организация, принципы построения и функционирования компьютерных сетей», «Эксплуатация объектов сетевой инфраструктуры», «Компьютерные сети» и др.

Предполагается, что студенты обладают знаниями в объеме курсов «Информатика» и «Физика», читаемых на младших курсах, а также владеют разделами математики в объеме средней школы.

Формы проведения учебных занятий выбираются преподавателем, исходя из дидактической цели, содержания материала и степени подготовки студентов.

3. Тематическое содержание дисциплины

Раздел 1. Устройство ЭВМ.

Тема 1. Введение. История развития вычислительной техники

История развития вычислительной техники. Классификация средств вычислительной техники. Характеристики ЭВМ и вычислительных систем. Теоретические предпосылки машинной обработки информации. Поколения ЭВМ. Развитие вычислительной техники в России.

Тема 2. Системы счисления и логические элементы

Системы счисления чисел. Двоичные коды. Элементная база ЭВМ (транзисторы, микросхемы). Цифровой логический уровень. Логические элементы (логическое «И», логическое «ИЛИ», сумматор, мультиплексор).

Тема 3. Функциональная и структурная организация ЭВМ

Разновидности внутренних структур ЭВМ. Архитектура фон Неймана. Магистрально-модульная структура. Иерархия компонентов электронно-

вычислительных схем. Системная шина как основной связующий компонент.

Раздел 2. Центральный процессор.

Тема 4. Структура процессора.

Организация работы микропроцессора. Сигнализация микропроцессора. Устройство управления. Микропрограммы. Аппаратная и микропрограммная реализация устройство управления. Иерархия и организация системы прерываний ЭВМ. Прямой доступ к памяти.

Тема 5. Арифметико-логическое устройство.

Арифметико-логическое устройство (АЛУ). Представление чисел с фиксированной и плавающей точкой. Сумматор. Регистры памяти.

Тема 6. Конвейер и мультипроцессоры.

Организация процессов в ЭВМ. Конвейер процессоров семейства Intel. Мультипроцессоры. Типы сетей связи процессоров. Архитектура мультипроцессоров с общей шиной. Планирование мультипроцессорных систем.

Раздел 3. Системная память.

Тема 7. Организация многоуровневой памяти ЭВМ.

Иерархия памяти ЭВМ. Классификация запоминающих устройств. Виртуальная память. Организация кэш-памяти. Архитектуры памяти. Память с последовательным доступом. Буферы и стеки.

Тема 8. Реализация запоминающих устройств и технологии их производства.

Современные способы реализации запоминающих устройств микро-ЭВМ и технологии их производства. Видеопамять. Кэшированная память. Технологии изготовления микросхем.